

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-163728

(43)Date of publication of application : 20.06.1997

(51)Int.Cl. H02M 3/155
 H02M 3/28
 H03K 5/00
 // H02M 7/48

(21)Application number : 07-345936

(71)Applicant : TOKO INC

(22)Date of filing : 08.12.1995

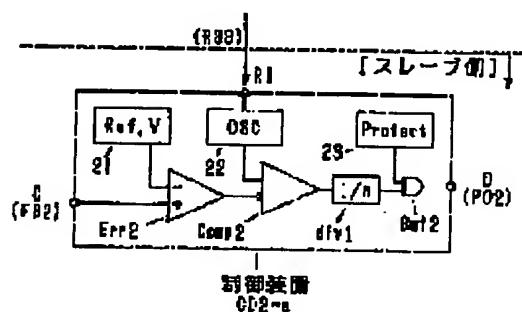
(72)Inventor : OTAKE TETSUSHI

(54) CONTROLLER FOR POWER SUPPLY

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a controller having a master slave function and capable of making a power supply small and effective in a well-balanced way, by operating different kinds of switching circuits independently by each controller under each adequate condition without generating a switching beat.

SOLUTION: A control system is made up of an error amplifier Err2, an output buffer Buf2, and a comparator Comp2 in a slave-side controller CD2-a. A frequency dividing circuit div1 is provided on the output side of the comparator Comp 2. The comparator Comp2 is operated by a triangular wave voltage in accordance with a synchronous signal RSS. Then, the dividing circuit div1 divides a pulse frequency of a pulse output signal Po2 of the comparator Comp2 into a lower frequency of 1/n with compared with pulse output signal from a master-side controller.



LEGAL STATUS

[Date of request for examination] 19.12.1997

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 2880108

[Date of registration] 29.01.1999

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平9-163728

(43)公開日 平成9年(1997)6月20日

(51)IntCl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
H 0 2 M 3/155			H 0 2 M 3/155	V
			3/28	V
H 0 3 K 5/00		9181-5H	7/48	D
// H 0 2 M 7/48			H 0 3 K 5/00	M

審査請求 未請求 請求項の数6 F D (全 7 頁)

(21)出願番号 特願平7-345936

(22)出願日 平成7年(1995)12月8日

(71)出願人 000003089

東光株式会社

東京都大田区東雪谷2丁目1番17号

(72)発明者 大竹 徹志

埼玉県鶴ヶ島市大字五味ヶ谷18番地 東光

株式会社埼玉事業所内

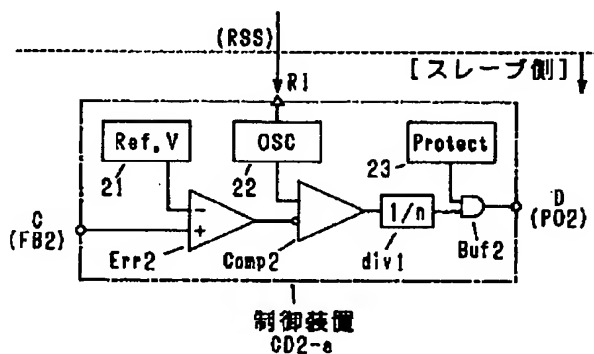
(74)代理人 弁理士 大田 優

(54)【発明の名称】 電源用制御装置

(57)【要約】

【課題】 スイッチングビートの発生を防止しながら、性質の異なる複数のスイッチング電源回路を個々に設けた制御装置によりそれぞれに適したスイッチング条件で動作させることを可能とし、電源装置の小型化と高効率化をバランス良く達成できる、マスター・スレーブ機能を備えた電源用制御装置を提供する。

【解決手段】 スレーブ側制御装置CD2-a内の、誤差増幅器Err2、出力バッファBuf2と共に制御系を構成する比較器Comp2の出力側に、分周回路div1を設ける。これにより同期信号(RSS)に従った三角波電圧によって比較器Comp2で発生するパルス出力信号(P02)のパルス周波数を分周し、マスター側制御装置が出力するパルス出力信号より、そのパルス周波数を(1/n)の低周波とする。



【特許請求の範囲】

【請求項1】 独立した動作タイミングと回路によりあらかじめ設定されたパルス周波数でパルス出力信号を出力し、併設された複数の電源回路の少なくとも一つを独立して制御するマスター用制御装置、あるいは、該マスター用制御装置から同期信号を受け取り、該マスター用制御装置に同期した動作タイミングとパルス周波数でパルス出力信号を出力し、マスターとは別の電源回路を独立して制御するスレーブ用制御装置として使用される、マスター・スレーブ機能を備えたパルス幅変調方式の電源用制御装置において、

分周手段を有し、前記同期信号に従って出力されるパルス出力信号よりも、そのパルス周波数が $(1/n)$ の低周波であるようなパルス出力信号を出力することを特徴とする電源用制御装置。

【請求項2】 マスター用制御装置から供給される同期信号を受け取り、該マスター用制御装置に同期した動作タイミングでパルス出力信号を出力し、マスターとは別の電源回路を独立して制御する、マスター・スレーブ機能を備えたパルス幅変調方式の電源用制御装置において、

分周手段を有し、マスター用制御装置が出力するパルス出力信号よりも、そのパルス周波数が $(1/n)$ の低周波であるようなパルス出力信号を出力することを特徴とする電源用制御装置。

【請求項3】 独立した動作タイミングと回路によりあらかじめ設定されたパルス周波数でパルス出力信号を出力し、併設された複数の電源回路の少なくとも一つを独立して制御し、なおかつスレーブ用の他の制御装置に対して動作タイミングを同期させるための同期信号を供給する、マスター・スレーブ機能を備えたパルス幅変調方式の電源用制御装置において、

分周手段を有し、前記同期信号に従って動作するスレーブ用の他の制御装置が出力するパルス出力信号よりも、そのパルス周波数が $(1/n)$ の低周波であるようなパルス出力信号を出力することを特徴とする電源用制御装置。

【請求項4】 独立した動作タイミングと回路によりあらかじめ設定されたパルス周波数でパルス出力信号を出力し、併設された複数の電源回路の少なくとも一つを独立して制御し、なおかつスレーブ用の他の制御装置に対して動作タイミングを同期させるための同期信号を供給する、マスター・スレーブ機能を備えたパルス幅変調方式の電源用制御装置において、

分周手段を有し、自己が出力するパルス出力信号よりもそのパルス周波数が $(1/n)$ の低周波であるパルス出力信号を出力させるような前記同期信号を他のスレーブ用制御装置に供給することを特徴とする電源用制御装置。

【請求項5】 出力電圧の設定値に対する偏差量に相当

する誤差信号と基準波形信号とを比較して前記パルス出力信号を発生させる比較手段の出力側に、前記分周手段を設けたことを特徴とする、請求項2あるいは請求項3に記載した電源用制御装置。

【請求項6】 前記パルス出力信号を発生させる比較手段に対して基準波形信号を供給する発振手段に、前記分周手段を付加したことを特徴とする、請求項2、請求項3、請求項4のいずれかに記載した電源用制御装置。

【発明の詳細な説明】**【0001】**

【発明の属する技術分野】本発明は、電源装置内に構成された性質の異なる複数のスイッチング電源回路（具体的には、通常整流方式と同期整流方式のスイッチング電源回路）のそれぞれに設けられ、全体として動作タイミングを同期させながら、個々のスイッチング電源回路に独立した制御動作を行わせるための、マスター・スレーブ機能を有した電源用制御装置に関する。

【0002】

【従来の技術】近年の電子機器は小型でありながらも高性能化、多機能化が進み、その電子機器に組み込まれる電源装置は、性質の異なる負荷（機械・回路類）に応じて複数のスイッチング電源回路を有している。ここでスイッチング電源回路の駆動制御には、パルス幅変調方式の制御用集積回路（PWMコントロールIC）が一般に使用され、負荷あるいは電源回路に応じた数の制御系を有することになる。同一電源装置内で複数のスイッチング電源回路を独立して動作させる時、装置内に複数のスイッチング動作に基づく干渉現象（スイッチングビート）が発生する事がある。これは、例えば、2つのスイッチング電源回路がそれぞれスイッチング周波数 f_1 と f_2 で動作しているとすると、2つのスイッチング周波数の差 $(f_1 - f_2)$ に相当する低周波が発生することに起因している。

【0003】従来の電源装置では、このスイッチングビートの発生を防止するため、独立して動作するスイッチング電源回路のスイッチング動作のタイミング及び周波数をそれぞれ同期させることとしていた。その具体化の一例としては、それぞれのスイッチング電源回路を駆動制御するために設けられた複数の制御装置をマスター・スレーブ機能を有するものとし、その一つをマスター用制御装置として独立した動作タイミングと回路によりあらかじめ設定されたパルス周波数で動作させ、その他をスレーブ用制御装置としてマスター側から同期信号を受信し、マスター側制御装置に同期した動作タイミングと同一の発振周波数で動作させるという手段が存在した。このようなスイッチングビートの発生を防止する目的で構成された電源用制御装置及びそれを有する電源装置の概略を図6に示した。

【0004】図6において、2つのスイッチング電源装置PS1とPS2は、それぞれ制御装置CD1及びCD

2により独立して駆動制御される。ここで制御装置CD1は、誤差増幅器Err1、比較器Comp1及び出力バッファBuf1より成る制御系と、制御系に各種信号を供給する基準電圧源11、発振回路12、アクセサリ回路13より構成される。この制御装置CD1の動作としては、まず、スイッチング電源回路PS1よりフィードバック信号(FB1)を受け取り、誤差増幅器Err1において基準電圧(V_{REF})と比較し、誤差信号を得る。その誤差信号を比較器Comp1において発振回路12からの三角波電圧(基準波形信号)と比較し、出力電圧に応じたオンデューティのパルス出力信号(PO1)を発生させる。このパルス出力信号(PO1)は出力バッファBuf1を介してスイッチング電源回路のスイッチング素子へ供給され、これによりスイッチング電源回路PS1は出力電圧が一定となるように駆動制御される。

【0005】ここでアクセサリ回路13は、スイッチング電源回路PS1に異常が発生した時に動作停止信号を出力し、出力バッファBuf1はこの動作停止信号を受信するとパルス出力信号(PO1)の通過を禁止し、スイッチング電源回路PS1の動作を停止させる。また発振回路12は、比較器Comp1に対して三角波電圧を供給すると同時に同期信号(RSS)(一般的には、比較器Comp1へ供給する三角波電圧と同一の電圧信号)を外へ出力する。

【0006】また制御装置CD2は、誤差増幅器Err2、比較器Comp2及び出力バッファBuf2より成る制御系と、制御系に各種信号を供給する基準電圧源21、発振回路22、アクセサリ回路23より構成される。この制御装置CD2の動作は、基本的には制御装置1と同じであるが、制御装置CD1では、その発振回路12は独立した動作タイミングとあらかじめ設定されたパルス周波数で三角波電圧を発生させるのに対し、制御装置CD2では、その発振回路22は制御装置CD1からの同期信号(RSS)を受信し、発振回路12とは動作タイミングと発振周波数が同一の三角波電圧を発生させるよう動作する点で異なる。このことから分かるように、図6においては、制御装置CD1はマスター側制御装置として機能し、制御装置CD2はスレーブ側制御装置として機能するものである。

【0007】近年の電子機器のポータブル化から電源装置の小型化の要請が強い。電源装置を小型化するのに当たっては、スイッチング電源回路(PS1、PS2)の構成部品であるインダクタンス及びコンデンサを小型化する目的で、スイッチング素子のスイッチング周波数の高周波化が図られる。このスイッチング周波数は制御装置(CD1、CD2)の発振回路(12、22)が出力する三角波電圧の発振周波数によって決定され、一般的に使用されている発振周波数は数100[kHz]であるが、現在では数[MHz]のものまで存在する。一

方、電子機器のポータブル化に際しては電力供給源としてバッテリーが使用されることから、電源装置の低消費電力化の要請も強い。電源装置の低消費電力化については個々のスイッチング電源回路の効率の向上が課題となり、このスイッチング電源回路の効率向上の一手段として同期整流方式が採用されることがある。

【0008】この同期整流方式では、ダイオードに発生する順方向降下電圧に基づく損失よりも、トランジスタに発生するオン状態のコレクタ・エミッタ間電圧に基づく損失の方が小さいため、理論的には素子に発生する損失が低減され、スイッチング電源回路の効率を向上させることができる。しかし実際には、トランジスタを整流素子として使用する場合、そのオンオフ動作に損失が伴い、スイッチング周波数が増加するに従って急激に損失が大きくなる。その結果、スイッチング周波数によってはトランジスタを使用する同期整流方式よりもダイオードを使用する通常整流方式の方が損失が小さくなってしまふ。ちなみに現在の半導体素子では、同期整流方式を採用することでスイッチング電源回路の効率向上の利益を得るには、スイッチング周波数は約200[kHz]が限界であるとされている。

【0009】また、トランジスタを整流素子として使用する同期整流方式では、整流素子としてのトランジスタをスイッチング素子の動作に同期して相補的に駆動する必要があり、そのための回路や部品がさらに必要になる。従って同期整流方式を採用したスイッチング電源回路は、通常整流方式を採用した場合に比べ、効率が向上する代償として回路が大型化し、その結果、電源装置の形状を大きくしてしまう。

【0010】

【発明が解決しようとする課題】電源装置の小型化と高効率化をバランス良く達成するには、例えば、消費電力の小さい負荷に対しては通常整流方式のスイッチング電源回路を適用して小型化を図り、消費電力の大きい負荷に対しては同期整流方式のスイッチング電源装置を適用して高効率化を図る、というように、負荷の特性に応じて通常整流方式と同期整流方式のスイッチング電源回路を適宜配置するということが考えられる。しかし、実際に通常整流方式と同期整流方式のスイッチング電源回路を併用するとなると図6に示すようなマスター・スレーブ方式による電源用制御装置(CD1、CD2)では、スイッチングビートが発生するのを防止する目的で、マスター側制御装置(CD1)とスレーブ側制御装置(CD2)のそれぞれの三角波電圧の動作タイミングを同期させ、発振周波数を同一としているために、各制御装置からスイッチング電源回路へ供給されるパルス出力信号(PO)のパルス周波数(=スイッチング周波数)は1種類しか存在しない点で問題となる。

【0011】つまり、スイッチング電源回路の小型化で要求されるスイッチング周波数と高効率化(同期整流)

で要求されるスイッチング周波数が相反する条件のため、結局、小型化と高効率化のうちどちらか一方を犠牲にせざるを得なくなるのである。従って本発明では、スイッチングビートの発生を防止しながらも、通常整流方式と同期整流方式を含めた性質の異なる複数のスイッチング電源回路を、それぞれに設けられた制御装置によってそれぞれに適したスイッチング条件で動作させることを可能とし、これにより電源装置の小型化と高効率化をバランス良く達成することのできる、マスター・スレーブ機能を備えた電源用制御装置を提供することを目的とする。

【0012】

【課題を解決するための手段】本発明は、独立した動作タイミングと回路によりあらかじめ設定されたパルス周波数でパルス出力信号を出力し、併設された複数の電源回路の少なくとも一つを独立して制御するマスター用制御装置、あるいは、マスター用制御装置から同期信号を受け取り、マスター用制御装置に同期した動作タイミングとパルス周波数でパルス出力信号を出力し、マスターとは別の電源回路を独立して制御するスレーブ用制御装置として使用される、マスター・スレーブ機能を備えたパルス幅変調方式の電源用制御装置において分周手段を設け、同期信号に従った動作タイミングと周波数で出力されるパルス出力信号よりも、そのパルス周波数が $(1/n)$ の低周波であるようなパルス出力信号を出力することを特徴とするものである。

【0013】

【発明の実施の形態】本発明の第1の実施の形態としては、スレーブ側制御装置内のパルス出力信号を発生させる比較手段の出力側に分周回路を設け、マスター側制御装置が出力するパルス出力信号に対してそのパルス周波数が $(1/n)$ の低周波であるパルス出力信号を、そのスレーブ側制御装置に出力させる。本発明の第2の実施の形態としては、スレーブ側制御装置内の同期信号に従った基準波形信号（三角波電圧）を発生させる発振回路に分周手段を付加し、マスター側制御装置が出力するパルス出力信号に対してそのパルス周波数が $(1/n)$ の低周波であるパルス出力信号を、そのスレーブ側制御装置に出力させる。本発明の第3の実施の形態としては、マスター側制御装置内のパルス出力信号を発生させる比較手段の出力側に分周回路を設け、自己が供給する同期信号でスレーブ側制御装置が出力するパルス出力信号に対して、そのパルス周波数が $(1/n)$ の低周波であるパルス出力信号を、そのマスター側制御装置に出力させる。

【0014】本発明の第4の実施の形態としては、マスター側制御装置内の独立した動作タイミングと回路によりあらかじめ設定されたパルス周波数にて基準波形信号と同期信号を発生させるための発振回路に分周手段を付加し、自己が供給する同期信号でスレーブ側制御装置が

出力するパルス出力信号に対して、そのパルス周波数が $(1/n)$ の低周波であるパルス出力信号を、そのマスター側制御装置に出力させる。本発明の第5の実施の形態としては、マスター側制御装置内の独立した動作タイミングと回路によりあらかじめ設定されたパルス周波数にて基準波形信号と同期信号を発生させるための発振回路に分周手段を付加し、通常の同期信号の他に分周した同期信号を発生させ、分周した同期信号を供給するスレーブ側制御装置に、自己が出力するパルス出力信号よりもそのパルス周波数が $(1/n)$ の低周波であるパルス出力信号を出力させる。そして、第1、第2、第5の実施の形態では、マスター側制御装置に通常整流方式のスイッチング電源回路を、スレーブ側制御装置に同期整流方式のスイッチング電源回路をそれぞれ駆動制御させ、第3、第4の実施の形態では、マスター側制御装置に同期整流方式のスイッチング電源回路を、スレーブ側制御装置に通常整流方式のスイッチング電源回路をそれぞれ駆動制御させる。

【0015】

【実施例】通常整流方式と同期整流方式のような性質の異なる複数のスイッチング電源回路を、スイッチングビートの発生を防止しながらそれぞれに適したスイッチング条件で動作させることのできる、マスター・スレーブ機能を備えた本発明による電源用制御装置の第1の実施例の概略を図1に示した。なお、図1において図6で示されたのと同じ構成要素については同じ符号を付与した。図1に示す電源用制御装置CD2-aは、スレーブ側として使用される制御装置であって、誤差増幅器Err2、比較器Comp2及び出力バッファBuf2で構成される制御系に対し、さらに比較器Comp2の出力側に分周回路div1を設けた構成となっている。

【0016】この分周回路div1は、比較器Comp2で発生したパルス出力信号(PO2)のパルス周波数(=スイッチング周波数)を分周し、マスター側制御装置(図示せず)が出力するパルス出力信号(PO1)あるいはマスターからの同期信号に対して忠実に動作タイミングとパルス周波数を合致させた他のスレーブ側制御装置(図示せず)が出力するパルス出力信号よりも、そのパルス周波数を低周波とする。このパルス出力信号が低周波である図1の制御装置CD2-aにより同期整流方式のスイッチング電源回路を駆動制御させ、パルス出力信号が高周波であるマスター側制御装置等により通常整流方式のスイッチング電源回路を駆動制御させれば、同一の電源装置内において、通常整流方式のスイッチング電源回路ではスイッチング周波数の高周波化による小型化が、同期整流方式のスイッチング電源回路ではスイッチング周波数の低周波化による高効率化が、それぞれ無理なく実施できる。

【0017】また低周波のパルス出力信号と高周波のパルス出力信号は、そのパルス周波数が通倍の関係に有る

ことと動作タイミングが一致していることからスイッチングビートが発生する心配も無くなる。なお、図1に示す制御装置CD2-aでは、比較器Comp2において発生したパルス出力信号(PO2)を分周するのに、分周回路div1を比較器Comp2の出力端子に接続しているが、比較器Comp2の出力端子は出力バッファBuf2に接続し、出力バッファBuf2の出力端子に分周回路div1を接続しても良い。

【0018】図2には本発明による電源用制御装置の第2の実施例を示した。図1に示す制御装置CD2-aでは、制御系を構成するものとして分周回路div1を比較器Comp2の出力側に設けていたが、図2に示す制御装置では、マスター側制御装置からの同期信号に従った動作タイミングと発振周波数にて三角波電圧を出力する発振回路22aに分周手段を付加することとしている。この場合、比較器Comp2に入力される三角波電圧の周波数は分周手段によって低周波化されるため、比較器Comp2で発生するパルス出力信号(PO2)は、そのパルス周波数がマスター側制御装置あるいはマスターからの同期信号に対して忠実に動作する他のスレーブ側制御装置が出力するパルス出力信号のパルス周波数よりも低周波となる。

【0019】その結果、図1に示す制御装置CD2-aと図2に示す制御装置CD2-bはその作用が同じものとなり、電源装置の小型化と高効率化が無理なく実施でき、しかもスイッチングビートの発生する心配も無い。なお、三角波電圧を出力する発振回路については様々な回路方式が存在するが、一般には直流電圧から矩形波電圧を発生させ、さらに矩形波電圧を三角波電圧に変換するという過程を踏むものが多い。図2の実施例において示した発振回路22aにおける分周手段の付加形態としては、その回路方式及びマスターから受信する同期信号によって異なるが、同期信号の受信段階、矩形波電圧の発生段階、三角波電圧への変換段階のいずれの段階において分周を行っても構わない。また、分周手段を発振回路に一体化せず、分周回路と発振回路を個別に形成し、その分周回路を発振回路の同期信号の受信側あるいは三角波電圧の出力側に設けても良い。

【0020】図3、図4及び図5には本発明による電源用制御装置の、第3、第4及び第5の実施例をそれぞれ示した。前に説明した図1及び図2に示す制御装置では、スレーブ側となる制御装置に分周回路(手段)を設けていたが、図3図4及び図5に示す制御装置は、マスター側となる制御装置に分周回路(手段)を設けるものである。図3の制御装置CD1-aは、図1の制御装置CD2-aと同様に、制御系を構成する比較器Comp1の出力側に分周回路div2を設けた構成としている。図3中の発振回路12では、独立した動作タイミングと回路によりあらかじめ設定されたパルス周波数で三角波電圧を出力しており、同期信号(RSS)の動作タ

イミングと周波数は、当然この三角波電圧と同一のものとなる。そのため、図3中の比較器Comp1で発生するパルス出力信号と同期信号に忠実に従った動作をするスレーブ側制御装置が出力するパルス出力信号は、その動作タイミングとパルス周波数が同じとなる。

【0021】しかし図3に示す制御装置CD1-aでは、分周回路div2によって出力端子ピンBに現れるパルス出力信号(PO1)のパルス周波数は分周されており、そのパルス出力信号(PO1)はスレーブ側制御装置が出力するパルス出力信号よりも低周波となる。図4の制御装置CD1-bでは、図2の制御装置CD2-bと同様に、発振回路12aに分周手段を付加することとしている。ここで分周手段を付加した発振回路22aは、比較器Comp1へ供給する三角波電圧の周波数をスレーブ側制御装置に供給する同期信号(RSS)の周波数よりも低周波としており、これにより制御装置CD1-bから出力されるパルス出力信号(PO1)のパルス周波数を、同期信号(RSS)に忠実に従って動作するスレーブ側制御装置が出力するパルス出力信号よりも低周波としている。

【0022】これに対し図5の制御装置CD1-cでは、発振回路12bに分周手段を付加し、図4とは逆に、スレーブ側制御装置に供給する同期信号(RSS)の周波数を比較器Comp1へ供給する三角波電圧の周波数よりも低周波としている。なお図5の発振回路12bでは、スレーブ側制御装置が複数存在し、通常整流方式と同期整流方式に対応する制御装置が混在している場合を想定して、高周波と低周波の2つの同期信号が得られるようにしてある。いずれの制御装置においても、マスター側あるいはスレーブ側の一方の制御装置に分周回路(手段)による低周波のパルス出力信号が得られ、他方の制御装置に高周波のパルス出力信号が得られる。従ってパルス出力信号が低周波となる制御装置(図3のCD1-a、図4のCD1-b、図5のスレーブ側)に同期整流方式のスイッチング電源回路を駆動制御させ、パルス出力信号が高周波となる制御装置(図3、図4のスレーブ側、図5のCD1-c)に通常整流方式のスイッチング電源回路を駆動制御させれば、電源装置の小型化と高効率化が無理なく実施でき、しかもスイッチングビートの発生する心配もない。

【0023】なお、以上の実施例の説明において、それぞれの制御装置には制御系を一つ有するシングルチャンネル型を想定しているが、制御系を二つ有するデュアルチャンネル型、あるいはそれ以上の制御系を有した制御装置でも構わない。また、同期整流方式のスイッチング電源回路を駆動制御するための制御装置の中には、主スイッチング素子にパルス出力信号を供給する構成要素の他に、そのパルス出力信号とは逆の位相の信号を同期整流素子に供給する構成要素を設けたものも存在するが、このような制御装置に対しても本発明が適用できること

は言うまでもない。ただし、このような制御装置に対しては、比較器の出力側に分周手段を設ける場合、その出力信号数に応じた数だけ分周手段が必要になることがある。

【0024】さらに、不特定多数の電源回路を有する電源装置において、図1、図2に示すような分周手段を設けた制御装置が複数存在することが有るが、この場合、各々の分周手段の分周率を同一にする必要は無く、それぞれ駆動制御すべきスイッチング電源回路の特性に合わせて分周率を設定しても良い。そして一つの電源装置の中に、図1、図2に示した制御装置と、図3～図5のいずれかに示した制御装置が同時に存在しても構わない。

【0025】

【発明の効果】以上に述べたように本発明による電源用制御装置は、マスター側制御装置あるいはスレーブ側制御装置に分周手段を設け、制御装置毎に出力されるパルス出力信号の動作タイミングを同期させながら、そのパルス出力信号のパルス周波数を制御対象の電源回路に応じて異ならせるものである。これにより、例えば通常整流方式と同期整流方式のように性質の異なる複数のスイッチング電源回路を、それぞれに適したスイッチング条件で駆動制御することができ、なおかつ制御装置内や電源装置内にスイッチングビートが発生するのが防止される。その結果、本発明による制御装置を適用すれば、小型化と高効率化の一方を犠牲にすることなく、電源装置の小型化と高効率化がバランス良く達成することができ

る。

【図面の簡単な説明】

【図1】 本発明による電源用制御装置（スレーブ側）の第1の実施例の回路図。

【図2】 本発明による電源用制御装置（スレーブ側）の第2の実施例の回路図。

【図3】 本発明による電源用制御装置（マスター側）の第3の実施例の回路図。

【図4】 本発明による電源用制御装置（マスター側）の第4の実施例の回路図。

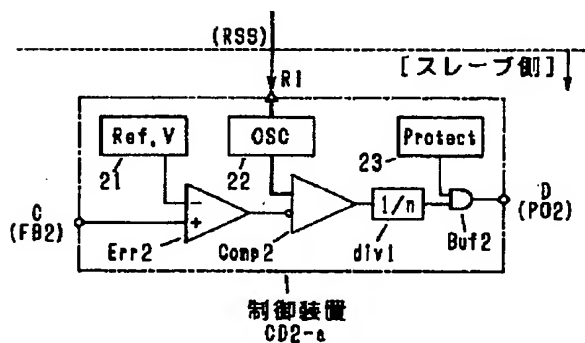
【図5】 本発明による電源用制御装置（マスター側）の第5の実施例の回路図。

【図6】 従来のマスター・スレーブ機能を有した電源用制御装置と、それを適用した電源装置の概略図。

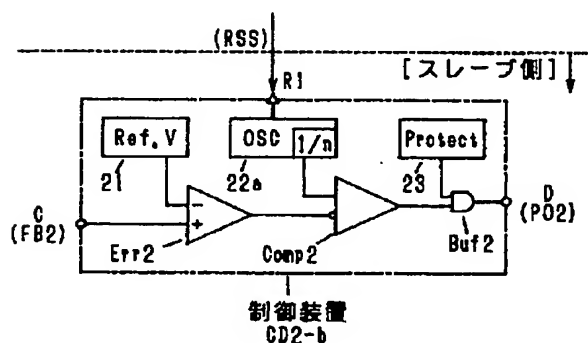
【符号の説明】

CD 1	マスター側制御装置
CD 2	スレーブ側制御装置
1 2	マスター側発振回路
2 2	スレーブ側発振回路
1 1、2 1	基準電圧源
1 3、2 3	アクセサリ回路
PS 1	スイッチング電源回路
PS 2	スイッチング電源回路
div	分周回路
(PO 1)	マスター側パルス出力信号
(PO 2)	マスター側パルス出力信号
(RSS)	同期信号

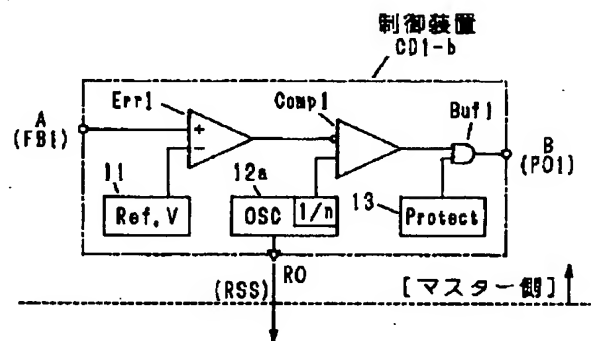
【図1】



【図2】



【図4】



【図6】

